

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-135385

(43) 公開日 平成7年(1995)5月23日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K	3/06	A		
	3/00	N		
	3/10	E	7511-4E	

審査請求 未請求 請求項の数1 OL (全 4 頁)

(21) 出願番号 特願平5-279904

(22) 出願日 平成5年(1993)11月9日

(71) 出願人 000005186

株式会社フジクラ

東京都江東区木場1丁目5番1号

(72) 発明者 今井 光夫

千葉県佐倉市六崎1440番地 株式会社フジクラ佐倉工場内

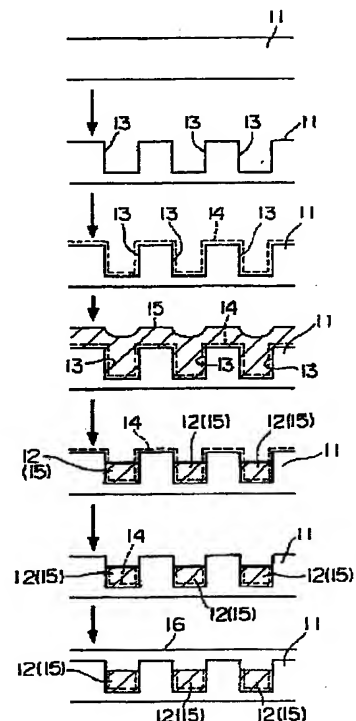
(74) 代理人 弁理士 志賀 正武

(54) 【発明の名称】 FPCの導体回路形成方法

(57) 【要約】

【目的】 FPCの導体回路を、耐マイグレーション化およびファインライン化の向上が図られるように形成する。

【構成】 ポリイミド等からなる基板11の表面にエキシマレーザ加工によって形成すべき導体回路12のパターンに応じた溝加工を施し、次いで、この溝加工部13を含む基板11の全表面にめっき処理によって導体層15を付与し、この後、導体層15に対してエッチング処理をすることにより溝加工部13を除く導体層15を除去し、溝加工部13のみに残る導体層15を導体回路12のパターンとして得る。



【特許請求の範囲】

【請求項1】 屈曲可能な絶縁性を有する基板(11)の表面に、レーザ加工によって形成すべき導体回路(12)のパターンに応じた溝加工を施し、次いで、この溝加工部(13)を含む基板(11)の全表面にめっき処理によって導体層(15)を付与し、この後、導体層(15)に対してエッチング処理をすることにより溝加工部(13)を除く導体層(15)を除去し、溝加工部(13)のみに残る導体層(15)を導体回路(12)のパターンとして得ることを特徴とするFPCの導体回路形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、FPC(フレキシブルプリント配線板)における導体回路間の絶縁劣化防止効果を向上せしめる導体回路の形成方法に関する。

【0002】

【従来の技術】屈曲可能な薄い絶縁基板の上に導体回路を形成してなる、いわゆるFPCの導体回路形成方法としては、サブトラクティブ法とアディティブ法の2種類が主流となっている。サブトラクティブ法は、図3に示すように、絶縁基板1と導体層(銅箔)2からなる銅張積層板3の導体層2に、レジスト4によって、必要とする導体回路のパターンを印刷または写真手段で形成した後、このレジスト4で保護されていない部分の不必要な銅箔層2を化学的にエッチングし、次いでレジスト4を除去して導体回路5のパターンを形成する方法である。また、アディティブ法は、図4に示すように、絶縁基板6の上に接着剤層7および触媒層8(パラジウム等からなる)を付与し、その上に形成すべき導体回路のパターンを残してめっきレジスト9を施し、次いで例えば無電解銅めっき等の手段で導電性材料を選択的に析出させて導体回路10のパターンを形成する方法で、パターン形成時に用いるめっきレジスト9は永久絶縁層として残るのが一般的である。そしてこれら両方法とも、導体回路5、10のパターン形成後は、回路保護と層間絶縁を目的として、絶縁物で表面を被覆して最終的な製品として

いる。

【0003】ところで上記のようにして製造されるFPCにおいては、近年、FPCのファインライン化による導体回路間の縮小や、基板厚の薄型化による導体層間の縮小により、電気絶縁特性が信頼性確保の上で重要なポイントとなってきている。ここで、FPCにおける絶縁劣化を、システム化された実装基板の長期信頼性がらみした場合、その原因として最も懸念される現象は、いわゆる銅イオンマイグレーション(以下、銅マイグレーションと称する)である。

【0004】一般にマイグレーションは、高温高湿環境下において対向する金属電極に電圧を印加すると、陽極に相当する電極金属がイオンとして溶出し、陰極にあた

る電極付近で析出する電気化学反応による現象を言い、銀に代表される数種類の金属について古くから現象の報告・解析がなされており、条件によってほとんどの金属に同様な挙動が確認されている。ここで、ガラスエポキシ板を基板とする銅張積層板を用いたプリント配線板の場合、エポキシ樹脂に含まれる塩素イオンなどのアニオンがマイグレーションのアクセラレータ(加速因子)として作用し、平面回路間、積層上下回路間、隣接スルーホール間など3次元方向のほとんどすべての個所に発生をみることができ、それらはガラスクロスとエポキシ樹脂との界面に沿って成長していくことが確認、報告されている。

【0005】他方、これらの報告はその多くが印加電圧100V以上と高く、低電圧印加時の報告は少ない。しかしながらTTL(Transistor Transistor Logic)レベルでの動作システム基板に、銅マイグレーションによるシステムダウンが近年報告されるようになってきた。また、過去報告されたなかに、FPCに関する報告はほとんどなされていないのが現状であるが、それはFPCがガラスクロスなどの補強材を持たない樹脂フィルムをベースとしていることから、ガラスエポキシ配線板のように銅マイグレーションの成長を導くものが存在しないため、層間上下回路間といった3次元的な発生は考えにくく、同一層の隣接回路パターン間の発生に限定されることや、低電圧レベルでの使用と民生用途が主流であって、長期の絶縁信頼性を確保する必要がなかったことに由来すると想定される。しかしながら要求水準の高度化に伴い、FPCについても長期信頼性の確保が求められつつあるのは、先に記したとおりである。

【0006】さて、上記銅マイグレーションは、その発生場所から、ライン間のレジスト層あるいは接着剤層に発生するデントライトと、スルーホール間および内層とスルーホール間でガラス繊維などのフィラーと樹脂との界面に発生するいわゆるCAF(Conductive Anodic Filament)に分類することができる。前述したとおり、FPCの場合にはベース絶縁層に完全に硬化した樹脂層を用いていることから、銅マイグレーションの発生を同一導電層の隣接回路間、すなわちデントライトに限定して考えてほぼ問題はない。

【0007】このような考え方に基づき、銅マイグレーションの防止に適応あるいは提案されている従来技術には、以下のようなものがある。

①隣接する導体回路間の間隔を広く設計する。

②接着剤層の少ない、あるいは接着剤層を含まない構造にする。一般的な銅張積層板の構造は、ポリイミドフィルム・エポキシ系接着剤・銅箔の3層構造になっている。また、パターン形成後に回路表面を被覆するカバーレイフィルムは、ポリイミドフィルム・エポキシ系接着剤の2層構造になっており銅張積層板・カバーレイフィルムともに接着剤層を含む構造になっている。そこで、

銅張積層板には接着剤レス（ポリイミドフィルム・銅箔）の２層構造を、回路保護の絶縁層にはポリイミドコーティング材料やＢステージ（半硬化状態の）ポリイミドを使用することで、接着剤の含まない構造が実現できる。

③導体回路の表面を、ベース金属材料よりもマイグレーションの発生しにくい金属薄膜（例えばニッケル被覆）により被覆する。

【０００８】

【発明が解決しようとする課題】

上記①の場合

・ファインライン化（導体回路の高密度化）に不向きである。

上記②の場合

・サブトラクティブ法に適用すると、図１に示すように、導体層へのサイドエッチング（くびれ）の発生が避けられず、形成できる導体回路の幅は一般的な配線厚さ $50\mu\text{m}$ では約 $90\mu\text{m}$ が限界と考えられている。したがってファインライン化に不利である。

・アディティブ法に適用すると、サブトラクティブ法のようにサイドエッチングがないため、めっきレジストの解像度に対応した導体回路のパターンが得られることから微細配線の形成に有利であるが、めっきレジストの下に触媒層が残るため、耐マイグレーション性に劣る。

上記③の場合

・ニッケル被覆等の金属被膜により高水準な耐マイグレーション性を確保するためには、ピンホールのない薄膜を形成する必要があるが、通常の電解めっき法では膜厚の細かな制御が難しく、導体回路間の間隙のバラツキを誘発することになる。また、高屈曲性を要求されるＦＰＣに対しニッケルのような硬質金属を付与することは、膜厚のレベルに関わらず導体回路のクラックを誘発することになる。

【０００９】本発明は上記事情に鑑みてなされたものであって、耐マイグレーション化とともにファインライン化の向上が図られるＦＰＣの導体回路形成方法を提供することを目的としている。

【００１０】

【課題を解決するための手段】本発明は上記目的を達成するためになされたものであって、屈曲可能な絶縁性を有する基板の表面に、レーザ加工によって形成すべき導体回路のパターンに応じた溝加工を施し、次いで、この溝加工部を含む基板の全表面にめっき処理によって導体層を付与し、この後、導体層に対してエッチング処理をすることにより溝加工部を除く導体層を除去し、溝加工部のみに残る導体層を導体回路のパターンとして得ることを特徴としている。

【００１１】

【作用】本発明によれば、導体回路をレーザ加工にもとづいて形成するので導体回路の幅および導体回路間の間

隙をきわめて小さくすることができるとともに、導体回路は溝加工部内に形成されることによりサイドエッチング現象が発生せず、その結果、ファインライン化の大幅な向上が図られる。また、導体回路が溝加工部内に形成されるので隣接する導体回路との界面が従来の水平型よりも長くなることに加え、隣接する導体回路間に触媒層が残らないようにすることができるので、耐マイグレーション性の大幅な向上が図られる。

【００１２】

10 【実施例】以下、図面を参照して本発明の一実施例を手順に沿って説明する。図１および図２はそれぞれ導体回路形成の工程順にしたがった断面図、工程図である。まず、ポリイミド等の屈曲可能かつ絶縁性を有し、さらに接着剤層を含まない基板１１に、必要に応じてスルーホール用の孔あけ加工を所定個所に施した後、導体回路１２を形成する側の表面を粗化させ、さらに表面を触媒化処理する。次いで、エキシマレーザ加工によって形成すべき導体回路１２のパターンに応じた溝加工を施す。この溝加工は、例えば基板１１を水平方向に移動可能なテーブルの上に装着し、テーブルを導体回路１２が形成される如く適宜に移動させながらレーザビームを照射する。

20 【００１３】次いで、この溝加工部１３を含む基板１１の全表面を触媒化処理して触媒層１４を形成することにより基板１１の表面を活性化させた後、無電解銅めっき処理によって導体層（めっき層）１５を付与する。導体層１５は溝加工部１３に充填するとともに基板の全表面を十分被覆するようにする。次に、基板１１の表面全体すなわち導体層１５全体に対しパターン描画なしでエッチング処理を施す。この際、導体層１５がエッチング処理により除去される速度すなわちエッチング液の循環（劣化液の排除と新鮮液の供給）が、溝加工部１３の方が他の非加工部に比べて遅く、その結果、溝加工部１３のみに導体層１５が残る。つまり、エッチング処理により溝加工部１３のみを残して他の部分の導体層１５を除去するわけである。これで導体回路１２のパターン形成が完了し、次いで、基板１１の表面に残存する触媒層１４をアルカリ処理で除去後、さらに、表面に液状のポリイミド等の樹脂を被膜させて絶縁層１６を付与し、外形加工、検査を経て最終的に製品とする。なお、最後に形成した絶縁層１６を基板１１に相当するものとして上記の工程を繰り返すことにより、薄型多層基板を製造することができる。

30 【００１４】上記本実施例のＦＰＣの導体回路形成方法によれば、導体回路１２をレーザ加工にもとづいて形成するので、そのレーザビームのスポット径を小さく（細く）設定すれば導体回路１２の幅および導体回路間の間隙をきわめて小さくすることができ、しかも従来技術のサブトラクティブ法のようにエッチングレジストによるサイドエッチング現象が発生しないので、その結果、フ

ライン化の大幅な向上が図られる。この場合、導体回路 12 の解像度はレーザ描画能力に依存するが、導体回路 12 の幅に相当することになるレーザビームのスポット径は $10\mu\text{m}$ 程度にまで小さくすることが可能であり、導体回路 12 間の間隙は、基板 11 を装着するテーブルの動きを $1\mu\text{m}$ 単位で制御できるように設定すれば、導体回路 12 のパターンをファインライン化が一層促進される。また、レーザ描画は浮遊する塵等の有害物が基板 11 に付着していても、写真（露光）技術によるパターン描画と異なり溝加工にともなってその有害物は

【0015】

【発明の効果】以上説明したように、本発明の FPC の導体回路形成方法によれば、屈曲可能な絶縁性を有する基板の表面に、レーザ加工によって形成すべき導体回路のパターンに応じた溝加工を施し、次いで、この溝加工部を含む基板の全表面にめっき処理によって導体層を付与し、この後、導体層に対してエッチング処理をするこ*

* とにより溝加工部を除く導体層を除去し、溝加工部のみに残る導体層を導体回路のパターンとして得ることを特徴とするもので、導体回路をレーザ加工にもとづいて形成するので導体回路の幅および導体回路間の間隙をきわめて小さくすることができるとともに、導体回路は溝加工部内に形成されることによりサイドエッチング現象が発生せず、その結果、ファインライン化の大幅な向上が図られ、また、導体回路が溝加工部内に形成されるので隣接する導体回路との界面が従来の水平型よりも長くなることに加え、隣接する導体回路間に触媒層が残らないようにすることができるので、耐マイグレーション性の大幅な向上が図られるといった効果を奏する。

【図面の簡単な説明】

【図 1】 本発明の一実施例の工程順にしたがった断面図である。

【図 2】 同工程順にしたがった工程図である。

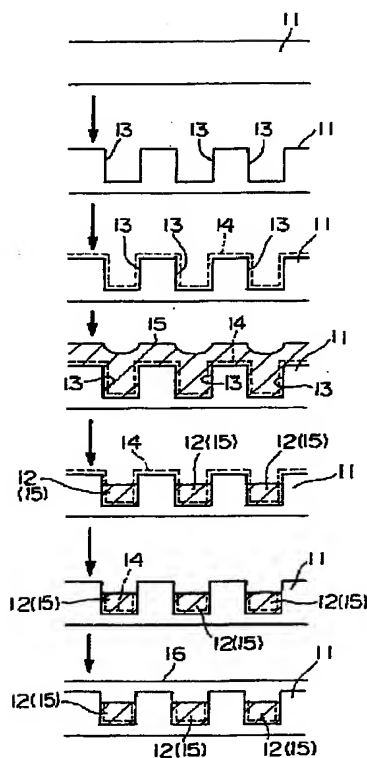
【図 3】 従来のサブトラクティブ法による導体回路形成方法を示す断面図である。

【図 4】 従来のアディティブ法による導体回路形成方法を示す断面図である。

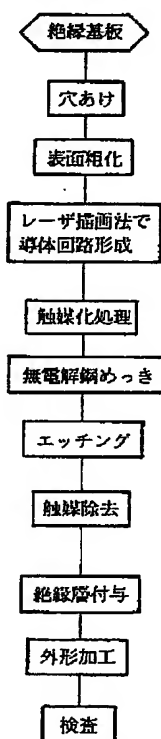
【符号の説明】

11…基板、12…導体回路、13…溝加工部、15…導体層。

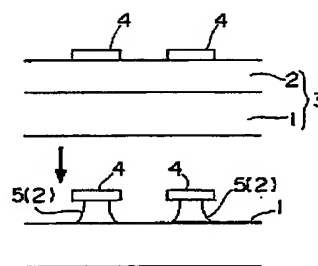
【図 1】



【図 2】



【図 3】



【図 4】

